

Amplificador MMIC en tecnología 100 nm GaN-Si para la próxima generación de satélites vHTS en banda Ka

Rocco Giofrè⁽¹⁾, Paolo Colantonio⁽¹⁾, Lorena Cabria⁽²⁾.

giofr@ing.uniroma2.it, paolo.colantonio@uniroma2.it, lcabria@ttinorte.es.

⁽¹⁾ Electronics Engineering Department. Universidad de Roma Tor Vergata. Via del Politécnico 1, 0013 Roma.

⁽²⁾ TTI, PCTCAN Albert Einstein 14, 39011 Cantabria.

Abstract- The design and experimental characterization of a Monolithic Microwave Integrated Circuits (MMICs) Power Amplifier (PA) is presented. The chip implemented in a commercially available 100nm gate length Gallium Nitride on Silicon (GaN-Si) process has been specifically conceived to be a building block of a space-borne SSPA for the next generation Ka-band Very High Throughput Satellites (vHTS). The design was carried out accounting for the peculiarities of the application, therefore the selection of the devices' bias points and the matching network topologies was performed by carefully considering the thermal constraints of the technology, in order to keep the junction temperature of all devices below 160°C.

The MMIC, based on a three-stage architecture, has been fully characterized from 17.3 GHz to 20.2 GHz. In such a frequency range, it delivers an output power larger than 40dBm with a power added efficiency peak higher than 40% and 22 dB of gain.

I. INTRODUCCIÓN

El desarrollo de la próxima generación del sistema de comunicaciones móviles 5G viene impelido por la necesidad de satisfacer la creciente demanda de datos que se prevé se produzca en los próximos años. Desafortunadamente, tanto el espectro móvil disponible como las técnicas que se usan actualmente para maximizar la capacidad del canal por unidad de espectro (p.e. agregación de espectro o esquemas de codificación) parecen ser insuficientes para responder a esta demanda. En este contexto, los satélites van a jugar un rol clave, al complementar el servicio ofrecido por las densas celdas terrestres permitiendo aumentar la cobertura del servicio. En concreto, la próxima generación de satélites de muy alto rendimiento (Very High Throughput Satellites, vHTS) permitirá alcanzar una capacidad mayor de 1 Tb/s por satélite, con un menor coste por Gb/s que el coste terrestre, a la vez que incrementará la flexibilidad de la cobertura al ofrecer la posibilidad de orientar la capacidad del satélite donde quiera que sea necesaria. La integración de estos satélites con los sistemas terrestres es probablemente la clave para alcanzar muchas de las prestaciones y servicios deseados. Aplicaciones como distribución multimedia, comunicaciones máquina a máquina (IoT), misiones de telecomunicaciones críticas, conectividad aérea y marítima, la señalización de control de red, back-hauling y la continuidad del servicio son algunas de las principales contribuciones de los satélites al ecosistema 5G [1].

Los futuros satélites vHTS usarán los gateways Ka/Q/V donde tanto el enlace directo (gateways a usuarios) como el

inverso (usuarios a gateways) del payload, o carga útil, operarán en banda K. Aunque el enlace descendente se conoce como banda K (17.3-20.2 GHz), a nivel del payload es normalmente referido como banda Ka [2].

Los amplificadores de potencia (AP) de radiofrecuencia (RF) son uno de los elementos embarcados fundamentales en las comunicaciones por satélite. Al consumir alrededor del 80% de la potencia del bus satelital su eficiencia es extremadamente crítica para el satélite donde la energía disponible es limitada. Aunque tradicionalmente en los satélites para satisfacer la demanda de potencia a alta frecuencia se han usado amplificadores a tubo de onda progresiva (TWTAs), la aparición de materiales confiables y novedosos, como el Nitruro de Galio (GaN), y la adopción de técnicas innovadoras de combinación de potencia han permitido que los amplificadores de estado sólido (SSPA) se presenten como una alternativa viable.

Este artículo presenta el diseño y la caracterización experimental de un circuito integrado monolítico de microondas (MMIC) amplificador de potencia implementado en tecnología GaN sobre Silicio de 100 nm de longitud de puerta, concebido para ser usado como bloque básico de construcción de un SSPA embarcado para satélites vHTS. El MMIC opera en el enlace descendente completo de banda Ka para aplicaciones civiles (17.3-20.2 GHz), ofreciendo una potencia de salida en toda la banda superior a 40 dBm con un pico de eficiencia de potencia añadida (PAE) superior al 40% y 22 dB de ganancia.

II. DESCRIPCIÓN GENERAL DEL SSPA

Los principales requisitos del SSPA que se va a desarrollar aparecen listados en la Tabla I.

TABLA I
REQUISITOS DEL SSPA

Característica	Valor	Unidad
Frecuencia	17.3-20.2	GHz
Potencia saturada	125	W
Ganancia máxima	70	dB
PAE	>25	%
Peso	<2	kg

Temperatura de placa base	-5 a 65	°C
---------------------------	---------	----

Para alcanzar el nivel de potencia requerido en el SSPA se van a combinar 16 amplificadores de potencia MMICs GaN usando técnicas de combinación espacial de potencia de alta eficiencia. Un módulo driver basado en un solo MMIC excita esta unidad combinada, mientras que se emplea una unidad con control de ganancia (UCG) de, al menos, 30 dB de ganancia como etapa de entrada. Ésta incorpora atenuadores analógicos y digitales embebidos para implementar las funcionalidades deseadas y la compensación por temperatura y envejecimiento. Entre la UCG y el amplificador driver GaN se integra un linealizador analógico para alcanzar las condiciones de linealidad exigidas.

Las especificaciones del GaN MMIC desarrollado y descrito en detalle en este artículo se han establecido considerando la arquitectura propuesta, así como los requisitos establecidos para el SSPA. Concretamente, éste debe ser capaz de proporcionar una potencia superior a 10 W con una eficiencia mayor del 30 % y ganancia mínima de 22 dB. Además, este funcionamiento debe garantizarse en condiciones de onda continua y para una temperatura máxima en la parte posterior del MMIC de hasta 85°C (se asume un salto térmico de 20°C entre el panel del satélite y la parte posterior del MMIC). Además, al tratarse de una solución embarcada, deben cumplirse las reglas de reducción (márgenes) espaciales, donde destaca la relativa a la máxima temperatura de unión que debe asegurarse sea siempre inferior a 160°C.

III. DISEÑO DEL MMIC

Para este diseño se ha seleccionado un proceso comercial disponible GaN de 100 nm de longitud de puerta crecido sobre sustrato de Silicio (Si). Teniendo en cuenta la menor conductividad térmica del Si respecto al más estándar carburo de Silicio (SiC), típicamente adoptado en los procesos GaN, en este diseño se ha realizado una cuidadosa evaluación de la tecnología y un balance de potencia para seleccionar el tamaño de los dispositivos y sus condiciones de carga. En particular, la temperatura de unión de los dispositivos se ha evaluado usando la siguiente función exponencial (en unidades Kelvin) con el fin de considerar la dependencia de la resistencia térmica con la potencia disipada en el dispositivo activo.

$$T_j = T_{base} \cdot e^{\frac{R_{th}(T_0) \cdot P_{dis}}{T_0}} \quad (1)$$

Donde $R_{th}(T_0)$ es la resistencia térmica de referencia calculada a $T_0=295.15K$ y P_{dis} es la potencia disipada en el dispositivo activo.

Con el fin de identificar la mejor arquitectura para el MMIC, se realizó un análisis load-pull a la frecuencia fundamental y al segundo armónico para dispositivos de diferente periferia. Concretamente, éste se realizó a la frecuencia central de 18.75 GHz, estableciendo una tensión de drenador $V_{DD}=11.25$ V y para una corriente de reposo de drenador de 75mA/mm. Para cada dispositivo se ha evaluado la potencia de salida a 2 dB de compresión de ganancia, la ganancia asociada y la PAE, junto con la T_j correspondiente en el caso de peores condiciones ($T_{base}=85^\circ C$). Estos resultados se muestran en la Fig. 1.

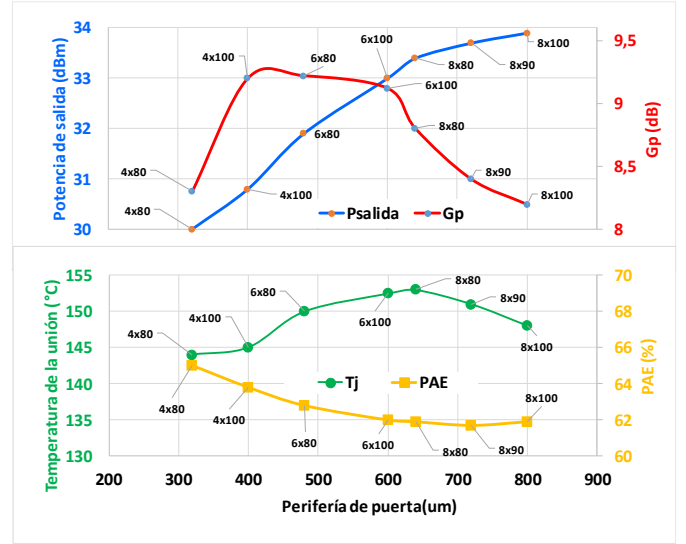


Fig. 1. Evaluación de la tecnología. Potencia de salida, ganancia asociada y PAE a 2 dB de compresión junto con la T_j correspondiente para los dispositivos analizados

Como ejemplo, en la Fig. 2 se muestran los contornos load-pull de un dispositivo de $8 \times 100 \mu m$ en términos de potencia de salida, eficiencia y ganancia. En la misma figura también se representan los contornos estimados para la temperatura de 160° (curvas marrones, área segura dentro) y la carga óptima seleccionada correspondiente a $\Gamma_{opt} = 0.69 \cdot e^{j153^\circ}$, escogida como solución de compromiso entre potencia de salida, eficiencia y ganancia.

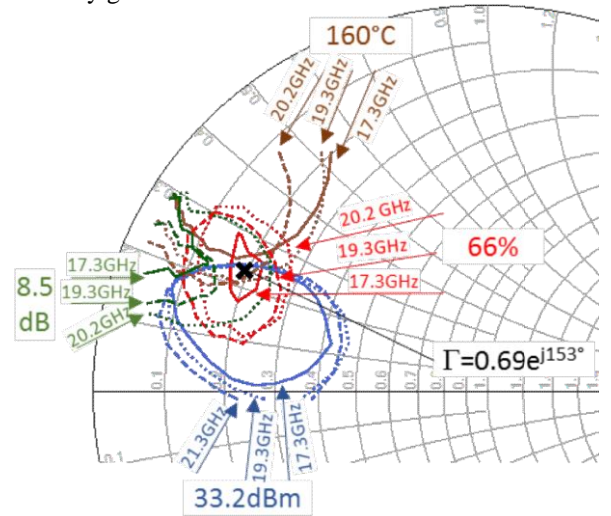


Fig. 2. Load-pull para el dispositivo $8 \times 100 \mu m$. Los contornos azules se refieren a la potencia de salida, verde a la ganancia, rojo a la eficiencia de drenador y marrón a T_j .

Cabe destacar que el load-pull al segundo armónico revela que cerca de la condición de carga de cortocircuito hay una caída severa en el rendimiento, razón por la cual se ha realizado el diseño de las redes de adaptación evitando cuidadosamente esta zona.

Confirmando en los resultados alcanzados y por tanto considerando las restricciones térmicas, eléctricas y físicas de la tecnología seleccionada, se ha escogido una arquitectura de 3 etapas para el MMIC. En particular, la etapa final está basada en la combinación en paralelo de 8 dispositivos de $8 \times 100 \mu m$, cada uno proporcionando aproximadamente una potencia media de salida de 33 dBm, con una ganancia comprimida de 7dB en todo ancho de banda. Por otro lado, la etapa driver

incluye 4 dispositivos de $6 \times 100 \mu\text{m}$, polarizados en la misma condición clase AB. Finalmente, se ha adoptado una etapa predriver formada por 2 dispositivos de $4 \times 100 \mu\text{m}$, proporcionando una mayor ganancia a la cadena.

En el diseño del MMIC, con el fin de simplificar la interconexión del chip, se seleccionaron las mismas tensiones de alimentación DC, $V_{DD}=11.25\text{V}$ and $V_{GG}=-1.65\text{V}$, correspondientes a las corrientes de reposo de drenador de 35mA, 27 mA and 18 mA para cada dispositivo de las etapas final, driver y predriver, respectivamente. Se ha introducido una red de estabilización estándar RC (resistencia-capacidad) en el camino de puerta para asegurar la estabilidad de cada dispositivo desde DC a 90 GHz, mientras que las redes de adaptación se han diseñado usando estructuras pasivas semi-discretas. Como ejemplo, en Fig. 3 se pueden apreciar las rectas de carga de los dispositivos en la etapa final.

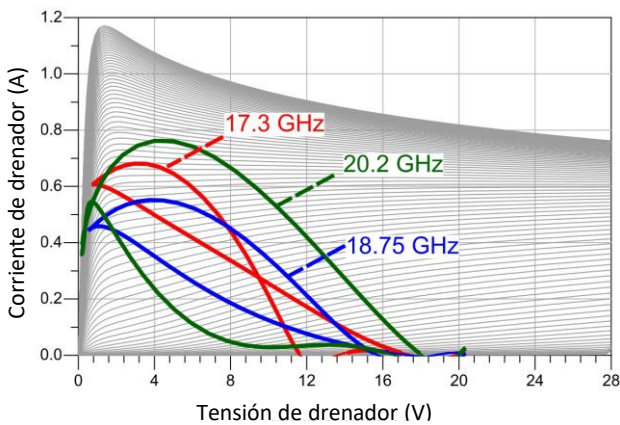


Fig. 3. Líneas de carga simuladas para la etapa final.

La temperatura de unión de todos los dispositivos se ha evaluado con (1) en el peor caso de temperatura de base (85°C), considerando valores R_{th} de 71.2, 49.4 and 42.7 K/W en los dispositivos de las etapas predriver, driver y final respectivamente. La T_j resultante se muestra en la Fig. 4. Se puede ver que el límite de 160°C no se alcanza en ningún punto de la banda de frecuencia de interés.

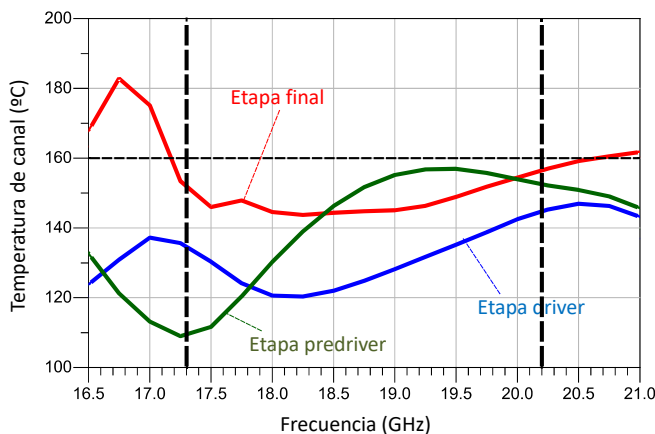


Fig. 4. Máximas temperaturas de canal en los dispositivos obtenidas en simulación.

Finalmente, se analizaron mediante el test Ohtmo [4] y usando la herramienta STAN (paquete de análisis polo-cero descrito en [5]) las oscilaciones paramétricas y de modo impar.

IV. RESULTADOS DE LA MEDIDA

La Fig. 5 muestra una foto del MMIC fabricado.

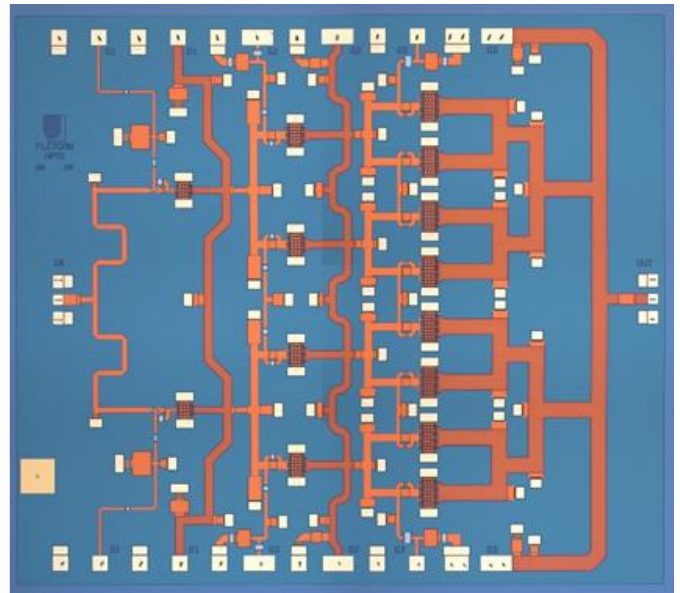


Fig. 5. Fotografía del MMIC fabricado (tamaño $5 \times 4.4 \text{ mm}^2$).

El comportamiento en pequeña señal se ha medido en la oblea en condición pulsada (tiempo de repetición de pulso 10us con un ciclo útil del 1%). Los resultados obtenidos de la medida de varios MMICs se muestran en la Fig. 6 comparados con los resultados de simulación. Como se puede ver, se ha producido un desplazamiento en frecuencia de aproximadamente 500 MHz hacia abajo. No obstante, se alcanza una ganancia en pequeña señal cercana a los 25 dB y pérdidas de retorno de entrada/salida mejores de 7 y 5 dB respectivamente, con una variación despreciable entre todos los chips medidos.

Se ha llevado a cabo medidas gran señal en la misma condición pulsada y en el punto de polarización nominal de $V_{DD}=11.25 \text{ V}$ y corriente de polarización de 30mA, 110mA y 300mA en las tres etapas. Las características medidas (línea continua) en términos de potencia de salida, ganancia y PAE son comparables con las obtenidas en simulación (línea discontinua) como puede verse en la Fig. 7. Se ha registrado una potencia de salida superior a 40 dBm con una PAE por encima del 30% y una ganancia mayor de 22 dB en el rango frecuencial de interés (17.3 GHz a 20.2 GHz), alcanzando un pico en PAE del 40% a la frecuencia central.

Los resultados obtenidos se comparan con los resultados estado del arte en la Tabla II. Cabe destacar que los MMICs previamente reportados en el mismo rango de frecuencia se realizaron usando tecnología GaN sobre SiC, sin considerar reglas de reducción de espacio y restricciones de temperatura (excepto [6]) que claramente dificultan el diseño. Pese a lo cual, el rendimiento del MMIC realizado es comparable al de los otros, demostrando la capacidad de la tecnología GaN-Si de ser una alternativa válida y de menor coste a la tecnología GaN-SiC también para aplicaciones espaciales embarcadas.

TABLA II
COMPARACIÓN CON OTROS MMICs GaN

Frec. [GHz]	Psal. [dBm]	PAE [%]	Gan. [dB]	Tec. [Si/SiC]	Reducción [Y/N]	Ref.
18-19	40	30	20	SiC	N	[7]
18-19	40	30	14	SiC	N	[7]
18.5-24	36.5	40	25	SiC	N	[8]
17.2-20.2	40	38	18	SiC	Y	[6]
17-20	29.7	36	4	SiC	N	[9]
17-20.2	41	36	20	Si	Y	E. T.

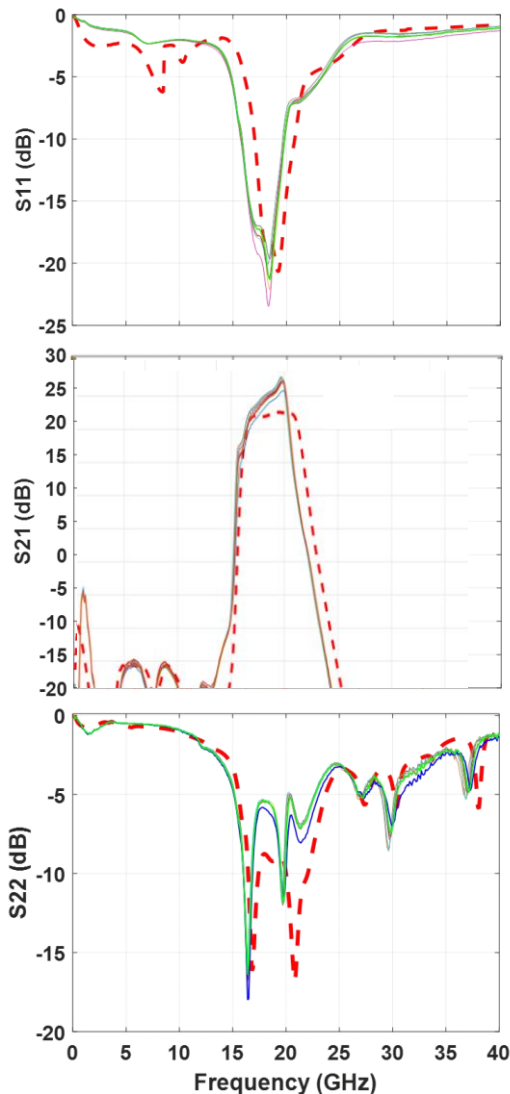


Fig. 6. Comparación entre los parámetros de scattering simulados (líneas discontinuas) y medidos (líneas continuas) de 10 muestras.

V. CONCLUSIONES

En este artículo se ha presentado el diseño y los resultados experimentales de un AP MMIC desarrollado en un proceso comercial GaN-Si de 100 nm de longitud de puerta.

El AP se ha diseñado para operar en el rango de frecuencia de 17.3 GHz a 20.2 GHz para aplicaciones espaciales y en particular para la próxima generación de plataformas vHTS en

banda Ka. Considerando los márgenes establecidos por las reglas espaciales y las severas restricciones en temperatura, se ha conseguido alcanzar una potencia de salida superior a 40 dBm con una PAE asociada mayor al 30% (con un pico superior al 40%) y una ganancia de 22 dB.

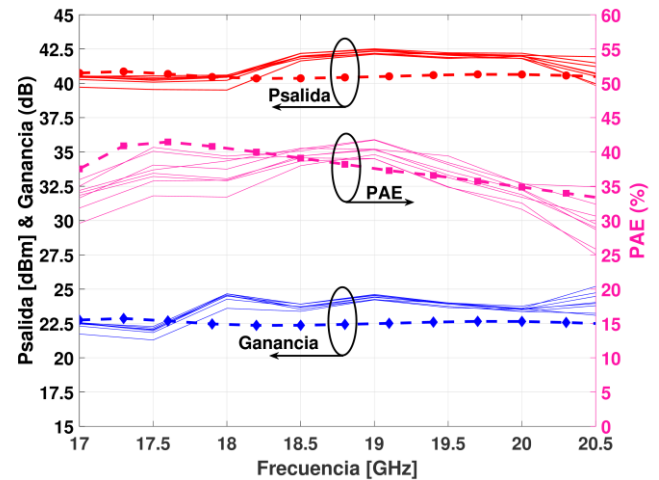


Fig. 7. Comparación entre el funcionamiento en potencia simulado (líneas discontinuas) y medido (líneas continuas).

AGRADECIMIENTOS

Este trabajo se encuadra dentro del proyecto FLEXGAN. Este proyecto ha recibido financiación del programa Investigación e Innovación Horizonte H2020 de la Unión Europea bajo el convenio de subvención n° 821830.

This project has received funding from the European Union's Horizon 2020 research and innovation programme under grant agreement No. 821830.

REFERENCIAS

- [1] H. Fenech, S. Amos, A. Tomatis, and V. Soumholphakdy, "High throughput satellite systems: An analytical approach," *IEEE Transactions on Aerospace and Electronic Systems*, vol. 51, no. 1, pp. 192–202, January 2015.
- [2] R. Emrick, P. Cruz, N. B. Carvalho, S. Gao, R. Quay, and P. Waltereit, "The sky's the limit: Key technology and market trends in satellite communications," *IEEE Microwave Magazine*, vol. 15, no. 2, pp. 65–78, March 2014.
- [3] T. Boles, "GaN-on-Silicon present challenges and future opportunities," in *2017 12th European Microwave Integrated Circuits Conference (EuMIC)*, Oct 2017, pp. 21–24.
- [4] M. Ohtomo, "Stability analysis and numerical simulation of multidevice amplifiers," *IEEE Transactions on Microwave Theory and Techniques*, vol. 41, no. 6, pp. 983–991, Jun 1993.
- [5] S. Dellier, L. Mori, J. M. Collantes, A. Anakabe, and C. Campbell, "Analysis of odd-mode parametric instabilities at fundamental frequency in an X-band MMIC power amplifier," in *2016 IEEE Compound Semiconductor Integrated Circuit Symposium (CSICS)*, Oct 2016, pp. 1–4.
- [6] S. Din, A. M. Morishita, N. Yamamoto, C. Brown, M. Wojtowicz, and M. Siddiqui, "High-power k-band GaN PA MMICs and module for NPR and PAE," in *2017 IEEE MTT-S International Microwave Symposium (IMS)*, June 2017, pp. 1838–1841.
- [7] C. Friesicke, A. F. Jacob, and R. Quay, "K-band power amplifiers in a 100 nm GaN HEMT microstrip line MMIC technology," in *2014 20th International Conference on Microwaves, Radar and Wireless Communications (MIKON)*, June 2014, pp. 1–4.
- [8] M. R. Duffy, G. Lasser, G. Nevett, M. Roberg, and Z. Popovic, "A three-stage 18.5–24-GHz GaN-on-SiC 4 w 40 efficient MMIC PA," *IEEE Journal of Solid-State Circuits*, vol. 54, no. 9, pp. 2402–2410, Sep. 2019.
- [9] C. Friesicke, A. F. Jacob, and R. Quay, "K-band power amplifiers in a 100 nm GaN HEMT microstrip line MMIC technology," in *2014 20th International Conference on Microwaves, Radar and Wireless Communications (MIKON)*, June 2014, pp. 1–4.